

SET-SDKIT-VPX3U

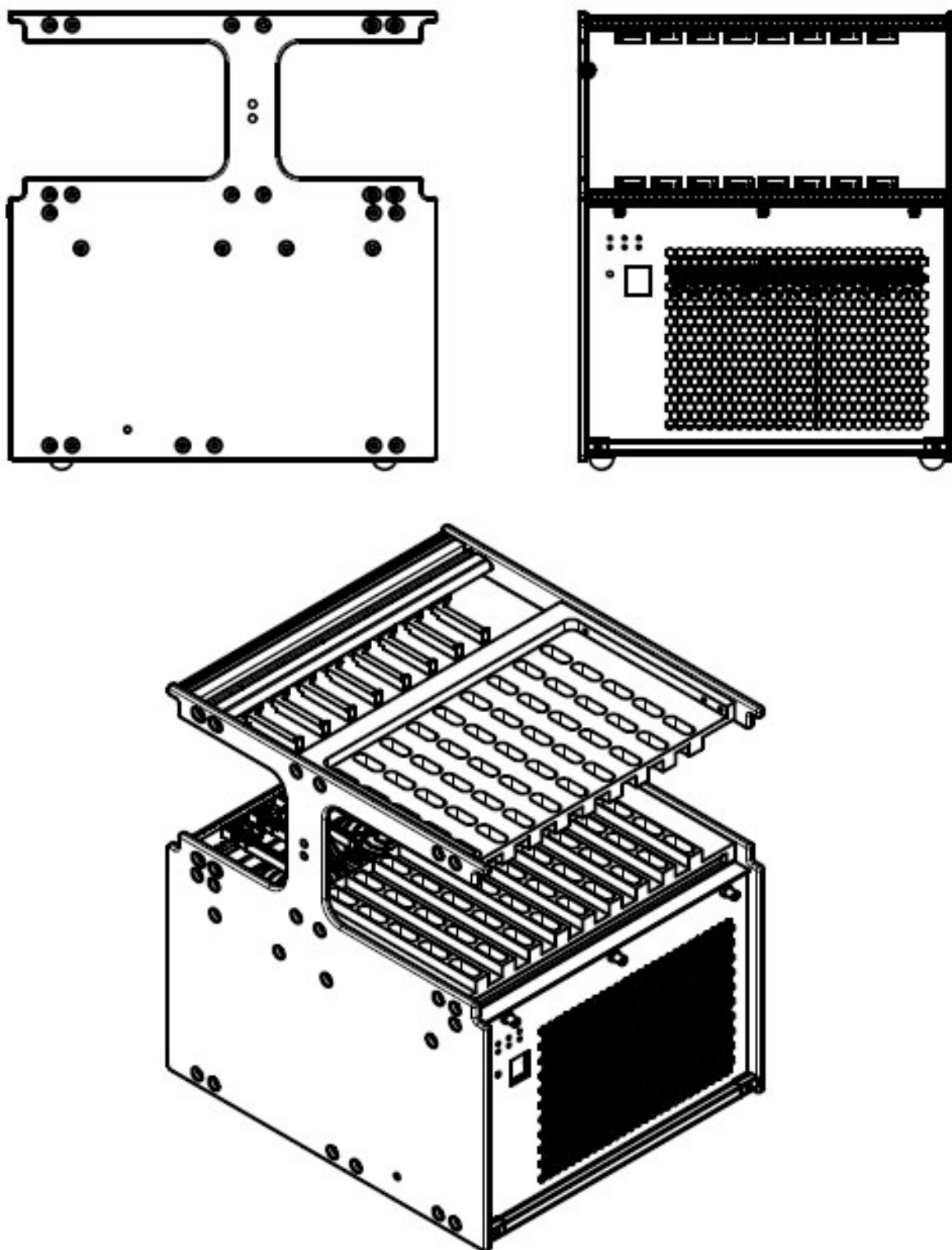
Система разработки
 SET-SDKIT-VPX3U



Краткий обзор

- Соответствует стандартам: ANSI/VITA 46.0-2013 VPX Base Standard (воздушное охлаждение), ANSI/VITA 48.2-2010 Mechanical Specifications for Microcomputers Using REDI Conduction Cooling Applied to VITA VPX (кондуктивное охлаждение) и ANSI/VITA 65-2010 (R2012) OpenVPX System Standard
- Установка до 10 функциональных модулей стандарта VPX и модулей тыльного ввода/вывода RTM (определяется топологией установленной объединительной платы)
- До двух системных коммутаторов VPX: SVPS-100 (PCI Express), SVPS-105 (Serial RapidIO), SVPS-107 (PCI Express) или SVPS-111 (PCI Express)
- Организация связей между модулями по PCIe или SRIO (в зависимости от модели установленного коммутатора) и Gigabit Ethernet
- Возможность замены стандартных направляющих на переходные платы для установки модулей VPX высотой 3U в корпусе clamshell, рассчитанных под кондуктивное охлаждение
- Установка одного модуля питания стандарта ATX мощностью до 600 Вт (см. табл. 2)
- Открытая конструкция системы разработки облегчает доступ к устанавливаемым модулям и объединительной плате, что упрощает процесс отладки и тестирования
- В состав системы разработки помимо крейта (источник питания, объединительная плата и корпус) может входить набор модулей и ПО
- Поддержка операционных систем (ОС) семейств Windows (в т. ч. Windows Embedded Standard 7/8.1), Linux (в т. ч. Astra Linux Special Edition) и QNX (в т. ч. ЗОСРВ «Нейтрино» (КПДА.10964-01))
- Возможность выборочного отключения и регулировки скорости вращения вентиляторов для создания оптимального соотношения интенсивности охлаждения модулей и шума

Чертежи системы разработки



Общие сведения о системе разработки

Система разработки «SET-SDKIT-VPX3U» представляет собой открытую систему разработки, устанавливаемую на стол, что обеспечивает гибкость и простоту разработки и тестирования ПО. Система разработки позволяет без каких-либо трудностей устанавливать следующие функциональные модули стандарта VPX и submodule:

- системные коммутаторы;
- процессорные модули;
- коммуникационные модули;

- модули обработки данных на DSP;
- модули обработки данных на FPGA;
- графические модули;
- модули тыльного ввода/вывода за счет свободного доступа с двух сторон;
- несущие модули с набор субмодулей FMC со следующими параметрами:
 - субмодули FMC аналоговых, цифровых и аналогово-цифровых интерфейсов;
 - интерфейсные: 10 Gigabit Ethernet, SONET/SDH, Fiber Channel, Gigabit Ethernet, I/O, RS-232/422/485, M-LVDS;
 - субмодули FMC радиоприёма/передачи.

Субмодули стандарта FMC или PMC не являются самостоятельно эксплуатируемыми единицами и могут быть установлены либо на несущую плату, либо на один из функциональных модулей.

В состав системы разработки также может входить следующий набор ПО: покупная лицензионная ОС, пакет поддержки (Board Support Package) для каждой платы, расширенные пакеты поддержки (заказные), в том числе разрабатываемые по техническим требованиям и системное ПО.

Комплектация системы разработки

При необходимости, по желанию заказчика, система разработки может быть укомплектована следующим набором функциональных модулей и субмодулей:

- системные коммутаторы;
- модули обработки данных на FPGA Xilinx (Virtex-6, Virtex-7 и Kintex UltraScale);
- модули обработки данных на DSP Texas Instruments (C6678);
- процессорные модули Intel Core i7, Intel Xeon D-15xx или Intel Pentium D15xx;
- графические модули AMD Radeon E8860 или NVIDIA GeForce GTX 960M;
- субмодули телекоммуникационных интерфейсов: 10 Gigabit Ethernet, SONET/SDH, Fiber Channel;
- субмодули коммуникационных интерфейсов: Gigabit Ethernet, I/O, RS-232/422/485, M-LVDS, радио-интерфейс;
- субмодули стандарта FMC или PMC не являются самостоятельно эксплуатируемыми единицами и могут быть установлены либо на несущую плату, либо на один из модулей.

Для всех объединительных плат, требующих соединения по топологии звезда или двойная звезда, системный коммутатор является обязательным элементом, обеспечивающим коммутацию данных между модулями по линиям данных и контрольным линиям.

Модуль тыльного ввода/вывода SVR-525 обеспечивает вывод дополнительных интерфейсов на тыльную часть корпуса только для модулей процессорных SVP-522 и SVP-524.

Внутренние интерфейсы функциональных модулей должны соответствовать профилю слота объединительной платы, а также совпадать по интерфейсам (протоколам обмена) по линиям объединительной платы.

При подборе модулей необходимо обратиться за консультацией к техническим специалистам ЗАО «Скан Инжиниринг Телеком». ЗАО «Скан Инжиниринг Телеком» гарантирует совместимость системы разработки только с модулями собственного производства. При необходимости установки модулей стороннего производства необходимо проконсультироваться со специалистами производителя системы разработки.

Основные типы модулей и их область применения приведены в таблице 1.

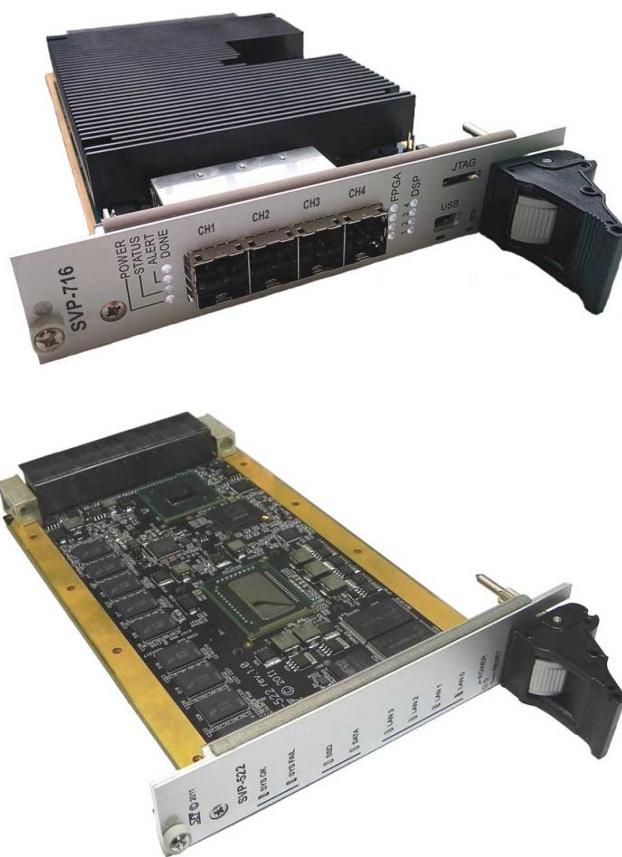


Таблица 1: Основные типы модулей и их применение

Модуль	Тип модуля	Область применения	Устанавливаемые submodule
SVPS-100	Системный коммутатор	Коммутация линий PCIe и Gigabit Ethernet между модулями	Submodule для связи с внешними устройствами по интерфейсу PCI Express 2.0 x4 или интерфейсами: RS-232/422/485
SVPS-105	Системный коммутатор	Коммутация линий SRIO и Gigabit Ethernet между модулями	—
SVPS-107	Системный коммутатор	Коммутация линий PCIe 3.0 и Gigabit Ethernet между модулями	Submodule для связи нескольких коммутаторов по интерфейсу PCI Express 3.0 x4 или интерфейсами: RS-232/422/485
SVPS-111	Системный коммутатор	Коммутация линий PCIe 3.0 с поддержкой 2-х независимых разделов и 10 Gigbit Ethernet	—
SVP-405	DSP модуль на базе TMS320C6678 Texas Instruments (TI)	Цифровая обработка сигналов	—
SVP-407	DSP модуль на базе TMS320C6678 (TI)	Цифровая обработка сигналов	—
SVP-522	Процессорный модуль на базе Intel Core i7 двухъядерный	Распределенные вычисления, управление, отображение графической информации	—
SVP-524 (rev 3.0)	Процессорный модуль на базе Intel Core i7 четырёхъядерный	Распределенные вычисления, управление, отображение графической информации	—
SVP-534	Модуль процессорный на базе Intel Xeon D-15xx или Intel Pentium D15xx с количеством ядер от 2-х до 16-и и тактовой частотой до 2,2 ГГц	Распределенные вычисления, управление, отображение графической информации	—
SVP-535	Модуль процессорный на базе Intel Xeon D-15xx или Intel Pentium D15xx с количеством ядер от 2-х до 16-и и тактовой частотой до 2,2 ГГц	Распределенные вычисления, управление, отображение графической информации	—
SVP-536	Модуль процессорный на базе Intel Xeon D-15xx или Intel Pentium D15xx с количеством ядер от 2-х до 16-и и тактовой частотой до 2,2 ГГц	Распределенные вычисления, управление, отображение графической информации	Submodule XMC/XMC 2.0 или мезонина с накопителем SSD/NVMe M.2 2280 (с интерфейсом SATA 6 Гбит/с или PCI Express 3.0 x4)
SVP-536	Модуль процессорный на базе Intel Xeon D-15xx или Intel Pentium D15xx с количеством ядер от 2-х до 16-и и тактовой частотой до 2,2 ГГц	Распределенные вычисления, управление, отображение графической информации	Слот M.2 (ключ M) для установки накопителей SSD M.2 2260 с интерфейсом SATA 6 Гбит/с
SVP-311	Модуль графический на базе AMD Radeon E8860	Отображение информации одновременно на 4-х мониторах высокого разрешения Ultra HD (4K)	—
SVP-314	Модуль графический на базе NVIDIA GeForce GTX 960M	Отображение информации одновременно на 4-х мониторах высокого разрешения Ultra HD (4K)	—
SVP-603	Модуль несущий	Установка submodule с обеспечением его связи по интерфейсу PCIe 2.0 x4 через объединительную плату	Поддержка установки submodule Mini-PCIe: с поддержкой PCI Express 2.0 x1 и USB 2.0
SVP-612	Модуль несущий	Установка submodule с обеспечением его связи по интерфейсу PCIe через объединительную плату	PMC, XMC
SVP-710	Модуль несущий	Установка submodule с обеспечением его связи по одному из следующих интерфейсов: PCI Express, Serial RapidIO или 10 Gigabit Ethernet через объединительную плату	XMC
SVP-711	Модуль несущий	Установка submodule с обеспечением его связи по интерфейсу PCIe через объединительную плату	PMC
SVP-713	Модуль FPGA (один Virtex-7 XC7VX330T/XC7VX690T)	Цифровая обработка сигналов, телекоммуникации	FMC
SVP-716	Модуль FPGA (один Virtex-6 XC6VLX130T-1/XC6VLX130T-2/XC6VLX240T-1/XC6VLX240T-2/XC6V SX315T-1/XC6V SX315T-2/XC6VLX365T-1/XC6VLX3650T-2)	Цифровая обработка сигналов, телекоммуникации	FMC
SVP-733	Модуль FPGA (один Kintex UltraScale из ряда XCKU060/085/115)	Цифровая обработка сигналов, телекоммуникации	FMC

Корпус системы разработки

Система разработки VPX предназначена для упрощения процесса отладки и тестирования разрабатываемого ПО на функциональных модулях благодаря открытой конструкции корпуса и облегченному доступу к дополнительным сервисным разъёмам на модулей и на объединительной плате. Корпус системы разработки VPX выполнен в соответствии со стандартом ANSI/VITA 46.0-2013 VPX Base Standard из механически прочных боковых стенок толщиной 6 мм.

В корпус устанавливаются направляющие для установки модулей двух вариантов: пластиковые для модулей с воздушным охлаждением и алюминиевые для модулей в корпусе clamshell). Выбор типа направляющих зависит от набора модулей, планируемых к установке в систему разработки VPX при отладке и тестировании разрабатываемого ПО заказчиком. Расположенные с тыльной части корпуса системы разработки VPX направляющие для установки модулей тыльного ввода/вывода подвижны до 2,5 мм, что позволяет использовать различные варианты модулей.

На тыльной стороне корпуса располагается разъём подачи входного напряжения 220 В, типа IEC-320-C14.

На тыльной стороне корпуса располагается тумблер подачи электропитания и набор индикаторов отображающих подачу основных напряжений на объединительную плату.

Габариты корпуса системы разработки VPX:

- ширина — 184,9 мм;
- глубина — 316,6 мм;
- высота — 302,1 мм.

Возможно увеличение глубины крейта на 100 мм в целях вывода интерфейсов и индикаторов на разъёмы, расположенные на фронтальной фальш-панели. Тип разъёмов и набор выводимых интерфейсов определяются на этапе формирования технических требований к системе разработки VPX.

Конкретное количество устанавливаемых модулей и взаимосвязи между ними определяются типом устанавливаемой объединительной платы и требованиями конкретной задачи. Конструктивное исполнение корпуса системы разработки VPX позволяет использовать объединительные платы с шириной до 50НР.

Охлаждение системы разработки

Блок охлаждения предназначен для обеспечения охлаждения функциональных модулей VPX, установленных в систему разработки VPX, принудительным воздушным потоком. Блок охлаждения расположен в нижней части корпуса, непосредственно под модулями VPX и их ответными частями, состоит из 5 вентиляторов. Для организации охлаждения модулей, установленных в корпус, используются два вентилятора, расположенные в фронтальной части (размеры 120 × 120 × 38 мм, скорость воздушного потока 380 м³ в час, мощность 36 Вт) и три вентилятора в тыльной части (размеры 80 × 80 × 25 мм, скорость воздушного потока 103 м³ в час, мощность 6 Вт). Потребляемая мощность системы охлаждения составляет 90 Вт. Блок охлаждения способен создавать воздушный поток с производительностью порядка 1000 м³/час.

Воздух для охлаждения модулей забирается через решетки забора воздуха, расположенные в нижней части передней и задней стенок корпуса. Вентиляторы, установленные в фронтальной части корпуса, обдувают функциональные модули VPX, установленные в систему разработки.

Электропитание вентиляторов блока охлаждения осуществляется от входного напряжения. Запуск вентиляторов осуществляется отдельными двухконтактными тумблерами с фронтальной стороны корпуса. В системе предусмотрен процесс независимого регулирования скорости вращения вентиляторов при помощи ручки, расположенной на фронтальной части корпуса. Рядом с которой расположены индикаторы скорости вращения вентиляторов.

На фронтальной стороне корпуса расположены индикаторы, показывающие состояния рабочих напряжений объединительной платы.



Блок питания

Блок питания предназначен для преобразования входного напряжения и передачи его функциональным модулям VPX посредством объединительной платы. Крепится к тыльной стороне корпуса, соединяется с объединительной платой стандартными шлейфами с разъёмами питания стандарта ATX. Выпускается в трёх вариантах исполнения с выходной мощностью: 180, 300 и 600 Вт. Входное электропитание 220 В переменного тока, частота 50 Гц. Стандартный диапазон рабочих температур: от 0 до +85 °С.

Для управления электропитанием системы разработки VPX на передней панели корпуса расположен тумблер подачи электропитания на входные цепи блока питания.

Варианты блоков питания и их технические характеристики, которые могут быть использованы для подачи питания в систему разработки приведены в таблице 2.



Таблица 2: Основные модификации модулей питания и их технические характеристики

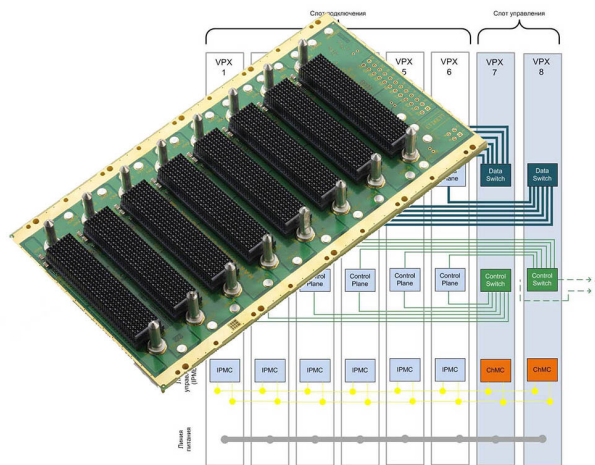
Маркировка	Тип	Напряжение на входе, В	Напряжение/я и ток на выходе	Мощность, Вт
SVPP-401	ATX	100–240 переменного тока	+3,3 В/12 А; +5 В/14 А; +12 В/14 А; –12 В/0,3 А	180
SVPP-402	ATX	90–264 переменного тока	+3,3 В/28 А; +5 В/35 А; +12 В/22 А; –12 В/1 А	300
SVPP-403	ATX	90–264 переменного тока	+3,3 В/25 А; +5 В/25 А; +12 В/45 А; –12 В/0,8 А	600

Объединительная плата

Объединительная плата является основным элементом систему разработки VPX и определяет взаимосвязи между модулями, устанавливаемыми в крейт. Объединительные платы покрываются защитным покрытием, что позволяет применять их в особых климатических условиях:

- рабочая температура — –40...+85 °С;
- температура хранения — –55...+85 °С.

Все объединительные платы производства ЗАО «Скан Инжиниринг Телеком» конструктивно соответствуют стандарту ANSI/VITA 46.0-2013 VPX Base Standard, топологии объединительных плат — ANSI/VITA 65-2010 (R2012) OpenVPX System Standard. Перед передачей заказчику объединительные платы проходят обширный и тщательный процесс электрических испытаний с целью выявления неисправностей и коротких замыканий.



Линии объединительной платы, предназначенные для обмена данными между модулями разделены на три области:

- линии данных (PCI Express, Serial RapidIO, 10 Gigabit Ethernet);
- контрольные линии (Gigabit Ethernet);
- дополнительные линии (PCIe, Aurora).

Основные топологии объединительных плат приведены в таблице 3.

Таблица 3: Основные топологии объединительных плат

Маркировка	Кол-во слотов функциональных модулей/системного коммутатора	Конфигурация линий данных	Конфигурация контрольных линий	Конфигурация дополнительных линий
SVPB-301	3/0	Одиночная звезда x4 между слотом функционального модуля и периферийными слотами	—	—
SVPB-302	5/1	Последовательное соединение x4 пяти слотов функциональных модулей без коммутаторного слота	Одиночная звезда x4 от коммутаторного слота к функциональным модулям	Одиночная звезда x1 от коммутаторного слота к функциональным модулям
SVPB-303	6/2	Одиночная звезда x4 от каждого коммутатора	Одиночная звезда x1 от каждого коммутатора	—

Программное обеспечение

Для обеспечения потребностей разработчиков и ускорения цикла разработки собственных программных продуктов заказчиком системы разработки могут предоставляться со следующим набором ПО, в т. ч. их комбинацией:

- операционной системы, в т. ч. требующей покупки лицензии;
- комплекта драйверов для каждого функционального модуля и модуля интерфейсов (при его наличии);
- специализированного ПО для модулей FPGA и DSP, в т. ч. разрабатываемого по техническим требованиям заказчика;
- системообразующего ПО SETFabric-Stream PE.

Операционная система устанавливается по требованию заказчика на внутренний носитель данных одного или нескольких функциональных модулей VPX 3U, входящих в состав системной платформы SET-SDKIT-VPX3U. Варианты устанавливаемых ОС: семейство Windows, в т. ч. Windows Embedded Standard 7, семейство Linux, в т. ч. Astra Linux Special Edition релиз «Смоленск», и семейство QNX, в т. ч. ЗОСРВ «Нейтрино» (КПДА.10964-01). Копия лицензии предустанавливается на внутренний носитель данных одного или нескольких модулей, входящих в состав системы разработки.

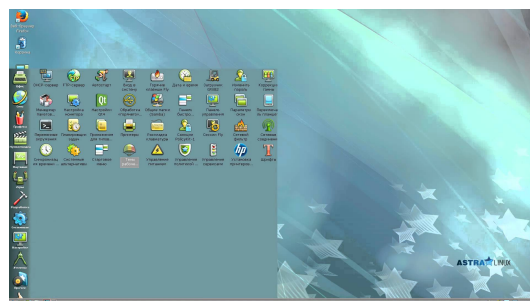
Комплект драйверов включает набор программных средств, утилит и компонентов, обеспечивающих базовый функционал модулей, входящих в состав системной платформы SET-SDKIT-VPX3U, и комплект базового тестового программного обеспечения системы разработки.

Специализированное ПО для модулей FPGA и DSP включает в себя набор дополнительного ПО, обеспечивающего расширенный функционал системной платформы SET-SDKIT-VPX3U, в т. ч. аппаратные IP-ядра для модулей FPGA собственной разработки, ПО взаимодействия FPGA-CPU/DSP-CPU для высокоскоростного обмена данными между функциональными модулями или ПО, разработанное по техническим требованиям заказчика.

Системообразующее ПО SETFabric-Stream PE обеспечивает заказчику единую среду высокоскоростного обмена данными между функциональными модулями и позволяет значительно снизить сроки разработки собственных устройств.

Все поставляемое ПО проходит проверку в составе системной платформы SET-SDKIT-VPX3U, в т. ч. длительными тестами на работоспособность и функциональность.

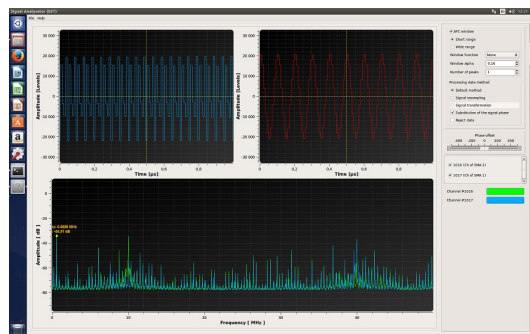
Результаты проверки указываются в паспорте системной платформы SET-SDKIT-VPX3U. В комплект поставки системной платформы SET-SDKIT-VPX3U также включаются установочный диск лицензионной ОС (при необходимости) и комплект эксплуатационной документации на поставляемое ПО.



Astra Linux Special Edition, релиз «Смоленск»



ЗОСРВ «Нейтрино» (КПДА.10964-01)



SETFabric-Stream PE

Информация для заказа

Тип и количество функциональных модулей форм-фактора VPX 3U и наличие/отсутствие тыльного модуля ввода/вывода, устанавливаемых в системную платформу SET-SDKIT-VPX3U, уточняется на этапе заказа.

Контактная информация



ЗАО «Скан Инжиниринг Телеком»
Россия, 394030, г. Воронеж, ул. Свободы, 75
Тел.: +7 (473) 272-71-01, факс.: +7 (473) 251-21-99
www.setdsp.ru

Электронная почта:
Отдел продаж: sales@setdsp.ru

ООО «Скан Инжиниринг Телеком - СПб»
Россия, 199106, г. Санкт-Петербург, 22-я линия В.О., д. 3, корп. 1, лит. М.
Тел.: +7 (812) 406-99-95, +7 (812) 406-99-96
www.setdsp.ru

Электронная почта:
Отдел продаж: sales.spb@setdsp.ru

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2018
Документ DS-SET-SDKIT-VPX3U 1.0 создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2018