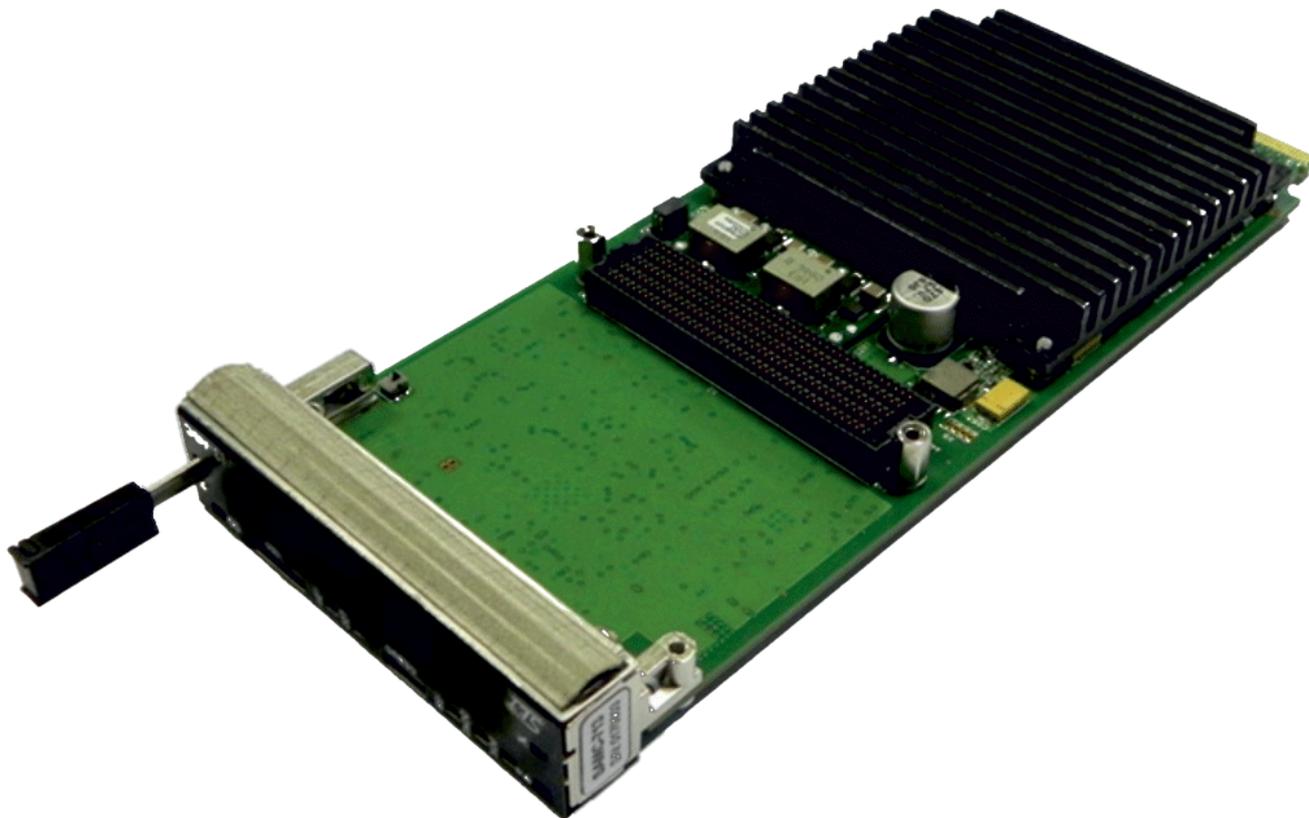


**SAMC-713**

Модуль цифровой обработки данных на базе FPGA Xilinx Virtex-6 с разъемом расширения ANSI/VITA 57.1-2010 (FMC) форм-фактора AMC

**AdvancedMC™****Основные особенности**

- Высокопроизводительная FPGA Xilinx Virtex-6 семейства LXT или SXT
- Четыре независимых 16-ти битных банка памяти DDR3 общим объемом до 2 Гбайт
- Модуль форм-фактора AMC Single Mid-Size/Full-Size, соответствующий стандартам PICMG: AMC.0 R2.0, AdvancedMC.1 R2.0, AMC.2 R1.0 и AMC.4 R1.0
- Разъем расширения FMC (HPC FMC) для мезонинных модулей, скорость передачи данных в FPGA до 75 Гбит/с
- Поддержка широкого спектра межмодульных интерфейсов: PCI Express, Serial RapidIO, XAUI, Gigabit Ethernet, SATA

## Обзор модуля

### Особенности

Модуль SAMC-713 форм-фактора Single Mid-Size/Full-Size AMC разработан на основе современной высокопроизводительной FPGA Xilinx Virtex-6 семейств LXT и SXT и сочетает большой выбор межмодульных интерфейсов и колоссальный объем внешней памяти. Установленный на модуле разъем расширения стандарта FMC (ANSI/VITA 57.1-2010) позволяет использовать широкий спектр мезонинных модулей: АЦП/ЦАП, оптические приемопередатчики и многие другие.

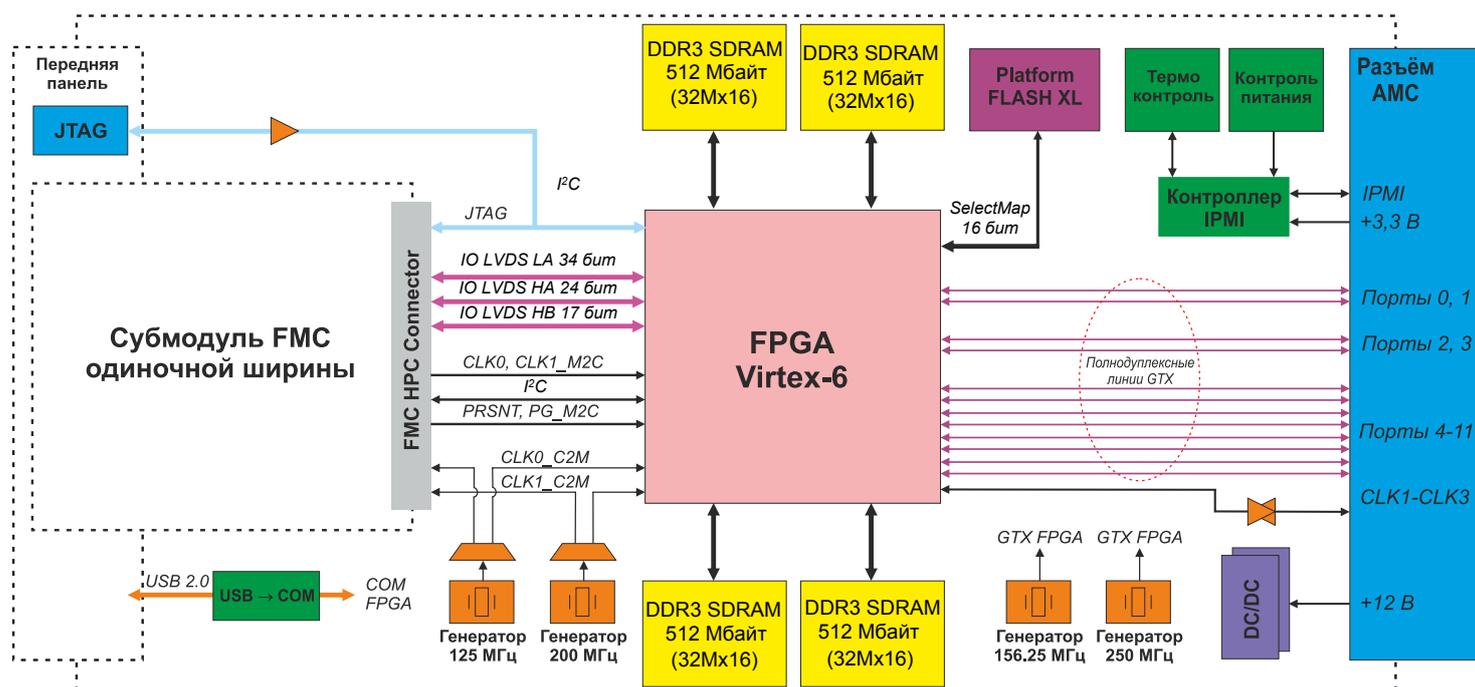
### Высокая производительность

Модуль SAMC-713 разработан для приложений, требующих высокую производительность, высокую скорость передачи данных и низкую латентность. Модуль использует максимум возможностей FPGA Xilinx Virtex-6, что определяет SAMC-713 как идеальный инструмент для значительного снижения затрат на разработку, создание и эксплуатацию систем для программно-управляемого радио SDR, современных телекоммуникационных, NGN, промышленных и медицинских приложений, задач обработки данных. Установленный на модуле разъем расширения FMC позволяет использовать почти неограниченные возможности, предлагаемые мезонинными модулями FMC.

### Области применения

Сочетание высокопроизводительной FPGA Xilinx Virtex-6 семейств LXT (вплоть до VLX365T) или SXT (вплоть до VSX475T), четырех независимых 16-битных банков памяти DDR3 SDRAM объемом 512 Мбайт (общий объем памяти DDR3 2 Гбайт) и двенадцати высокоскоростных полнодуплексных последовательных приёмопередатчиков GTX, обеспечивающих поддержку PCIe, SRIO, XAUI, Gigabit Ethernet, SATA и других интерфейсов, совместно с поддержкой CLK1, CLK2 и CLK3 предоставляет производителям оборудования, использующим модуль SAMC-713 высокоэффективное решение для широкого диапазона приложений: ЦОС, телекоммуникационных, обработки данных, промышленных и медицинских.

## Функциональная блок-схема



## Технические характеристики

### FPGA

Xilinx Virtex-6:

- XC6VLX130T/195T/240T/365T;
- XC6VVSX315T.

Особенности FPGA:

- до 74400 ячеек Virtex-6 Slice (XC6VVSX475T);
- до 2016 блоков Virtex-6 DSP48E (XC6VVSX475T);
- до 1064 блоков RAM Xilinx BlockRAM по 36 кбит (XC6VVSX475T);
- до 18 блоков управления тактированием Virtex-6 MCMC (XC6VVSX475T);
- два аппаратных ядра PCI Express 1.0/2.0 x1/x4/x8;
- четыре аппаратных блока Ethernet MAC 10/100/1000 Мбит/с.

### Память

Четыре независимых 16-битных банка памяти DDR3 SDRAM объемом 256 или 512 Мбайт каждый

Общий объем памяти DDR3 SDRAM 2 Гбайт

Память Platform Flash XL объемом 16 Мбайт для хранения конфигурационных файлов, скорость чтения данных в FPGA 640 Мбит/с

### Соответствие стандартам

AdvancedMC:

- PICMG AMC.0 R2.0 Advanced Mezzanine Card Base Specification;
- PICMG AMC.1 R2.0 PCI Express on AdvancedMC;
- PICMG AMC.2 R1.0 Ethernet Advanced Mezzanine Card Specification;
- PICMG AMC.4 R1.0 Advanced Mezzanine Card for Serial RapidIO I/O.

MicroTCA: Micro Telecommunications Computing Architecture.0 MicroTCA

AdvancedTCA:

- PICMG 3.0 AdvancedTCA Base Specification;
- PICMG 3.1 Ethernet/Fibre Channel for AdvancedTCA;
- PICMG 3.4 PCI Express for AdvancedTCA;
- PICMG 3.5 Serial RapidIO for AdvancedTCA.

ANSI/VITA: ANSI/VITA 57.1-2010 FPGA Mezzanine Card (FMC) Standard

IPMI v. 1.5 с поддержкой служебных функций

Поддержка «горячей замены» (Hot Swap)

### Тактирование

Опорные кварцевые генераторы: 125 МГц/100 ppm, 156,25 МГц/20 ppm, 250 МГц/20 ppm

Опорный кварцевый генератор 200 МГц/50 ppm, программируемый в диапазоне: 10...800 МГц, шаг 0,1 Гц

### Разъём «AMC Edge Connector»

12 дуплексных портов последовательных приемопередатчиков GTX (порты 0–1, 2–3, 4–7 и 8–11)

Поддерживаемые интерфейсы: PCI Express, Serial RapidIO, XAUI, Gigabit Ethernet, SATA

Три двунаправленных линии тактирования AdvancedMC M-LVDS, поддерживаются CLK1, CLK2, CLK3

Линия питания +12 В (Payload power)

Линия питания IPMI +3,3 В (Management power)

Линия IPMB-L подсистемы IPMI

### Разъём FMC

Возможность установки мезонинного модуля FMC одиночной ширины (Single Width) в конструктивах:

- воздушное охлаждение (air cooled commercial) без/с передней панелью;
- кондуктивное охлаждение через область 1 (conduction cooled with region 1) без/с передней панелью.

Поддержка стыковочных высот FMC:

- 8,5 мм в форм-факторе AdvancedMC Single Mid-Size/Full-Size;
- 10 мм в форм-факторе AdvancedMC Single Full-Size.

75 пар LVDS DDR, скорость передачи по одной линии 75 Гбит/с, общая пропускная способность 75 Гбит/с

Поддержка работы с сигналами LA[33:0], HA[23:0], HB[16:0], как дифференциальными, так и одиночными

Реализация подключения первичных и вторичных сигналов \_CC шин LA, HA, HB ко входам локального тактирования CC FPGA:

- CLK0\_C2M: опорные 125 МГц или сигнал из FPGA;
- CLK1\_C2M: опорные 200 МГц или сигнал из FPGA;
- CLK0\_M2C, CLK1\_M2C: заведены на глобальные выводы тактирования FPGA GC;
- поддержка JTAG 3,3 В с автоматической коммутацией канала;
- поддержка сигналов I<sup>2</sup>C, Present, PowerGood;
- соответствие стандарту по требованиям к питающим напряжениям;
- поддержка уровней напряжения по линиям VADJ/VIO\_B\_M2C: +1,5/+1,8/+2,5 В;
- реализация подключения линий VREF\_A\_M2C, VREF\_B\_M2C к FPGA.

### Отладочные интерфейсы (внутренние разъёмы)

Отладочный COM-порт FPGA, выведен на переднюю панель (порт USB 2.0)

Порт JTAG конфигурации FPGA, выведен на переднюю панель

### Энергопотребление

Потребляемая мощность модуля цифровой обработки сигналов до 35 Вт

Распределение потребляемой мощности по линии питания: +12 В (Payload Power): до 2,9 А (35 Вт)

### Условия эксплуатации

Диапазон рабочих температур: коммерческий (0...+50 °С)

Температура хранения: –40...+85 °С

Влажность: 10–95 % без конденсата

### Размеры

Форм-фактор: AMC Single Mid-Size/Full-Size

Размеры модуля форм-фактора AdvancedMC Mid-Size: 181,5 × 73,5 × 18,96 мм

Размеры модуля форм-фактора AdvancedMC Full-Size: 181,5 × 73,5 × 28,95 мм

## Информация для заказа



Основная FPGA Xilinx

**FM130T:** XC6VLX130T

**FM195T:** XC6VLX195T

**FM240T:** XC6VLX240T

**FM315T:** XC6VSX315T

**FM365T:** XC6VLX365T



Объём установленной памяти FPGA

**RFM4x16Mx16:** 1 Гбайт в четырех 16-ти разрядных банках

**RFM4x32Mx16:** 2 Гбайта в четырех 16-ти разрядных банках



Размер

**SZ1:** Single Full-Size (181,5 × 73,5 × 28,96 мм)

**SZ2:** Single Mid-Size (181,5 × 73,5 × 18,95 мм)

Пример кода изделия: **SAMC-713-FM365T-RFM4x32Mx16-SZ1**

**SAMC-713** — Модуль цифровой обработки данных на базе FPGA Xilinx Virtex-6 с разъёмом расширения ANSI/VITA 57.1-2010 (FMC) форм-фактора AMC

Основная FPGA Xilinx: XC6VLX365T

Объём установленной памяти FPGA: 2 Гбайта в четырех 16-ти разрядных банках

Размер: Single Full-Size (181,5 × 73,5 × 28,96 мм)

Возможны другие конфигурации модуля по индивидуальному запросу. За дополнительной информацией обращайтесь в SET.

## Контактная информация



ЗАО «Скан Инжиниринг Телеком»  
Россия, 394030, г. Воронеж, ул. Свободы, 75  
Тел.: +7 (473) 272-71-01, факс.: +7 (473) 251-21-99  
[www.setdsp.ru](http://www.setdsp.ru)

Электронная почта:  
Отдел продаж: [sales@setdsp.ru](mailto:sales@setdsp.ru)

ООО «Скан Инжиниринг Телеком - СПб»  
Россия, 199106, г. Санкт-Петербург, 22-я линия В.О., д. 3, корп. 1, лит. М.  
Тел.: +7 (812) 406-99-95, +7 (812) 406-99-96  
[www.setdsp.ru](http://www.setdsp.ru)

Электронная почта:  
Отдел продаж: [sales.spb@setdsp.ru](mailto:sales.spb@setdsp.ru)

ЗАО «Скан Инжиниринг Телеком». Все права защищены. © 1991–2018  
Документ DS-SAMC-713 1.1 создан в ООО «Скан Инжиниринг Телеком - СПб». Все права защищены. © 2018